

SVEUČILIŠTE U ZAGREBU
FAKULTET ELEKTROTEHNIKE I RAČUNARSTVA

SEMINARSKI RAD IZ PREDMETA PODATKOVNI
VIŠEMEDIJSKI PRIJENOS I RAČUNALNE MREŽE

LVDS
Low Voltage Differential Signaling

Ivan Koprivnić, 0036383738

Zagreb, siječanj 2005.

Sadržaj:

1. Uvod	3
1.1. Zašto koristiti LVDS?	3
2. Princip rada LVDS tehnologije	4
2.1. Zašto male promjene diferencijalnih signala?	4
2.2. Usporedba tehnologija koje koriste diferencijalni način rada	5
2.3. Jednostavno zaključenje impedancije	5
2.4. Maksimalna brzina preklapanja	6
2.5. Ušteda energije	7
2.6. Konfiguracije LVDS tehnologija	8
3. LVDS standard	10
4. LVDS integrirani krugovi (IC)	12
4.1. Driveri/receiveri	12
4.2. SerDes	12
4.3. Preklopke (Switches)	12
4.4. Bus LVDS (BLVDS)	12
5. Primjena LVDS tehnologije	13
6. Zaključak	14
7. Literatura	15

1. Uvod

Low – Voltage Differential Signaling (LVDS) je nova tehnologija razvijena za potrebe danas vrlo zahtjevnih uređaja čiji rad se zasniva na vrlo velikoj brzini prijenosa podataka. LVDS standard je postao najpopularniji standard za diferencijalni način prijenosa podataka u industriji. Zasniva se na dvije jednostavne osobine: mW(milivatti) i Gb(Gigabiti). LVDS ima veliku brzinu prijenosa podataka (data rate) dok mu je potrošnja zanemarivo mala. Te osobine donose i druge prednosti kao što su:

- Nisko-naponsko napajanje (Low-voltage)
- Nisku razinu generiranja šuma
- Robusnost prenošenog signala
- Mogućnost integriranja uređaja u integrirane krugove (dalje u tekstu IC)

LVDS tehnologija omogućuje prijenos podataka brzinama od 100Mbps do preko 2Gbps. Zbog ovakvih prednosti, koristi se gdje god se javlja potreba za velikim brzinama prijenosa uz nisko napajanje.

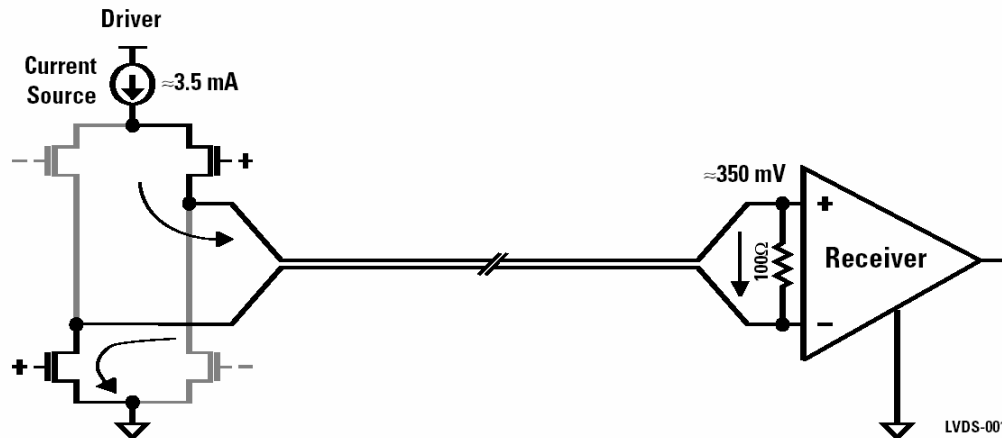
1.1. Zašto koristiti LVDS?

Potrošači zahtjevaju realne vizualne informacije u uredima i kod kuće. To zahtjeva da se prenose video, 3D grafičke i slikovne informacije od kamera do PC ili printera, preko LANa, telefona i satelitskih sustava. Traže se rješenja za brzi prijenos digitalnih podataka na manje i veće udaljenosti, PCBom, optičkim ili satelitskim mrežama. Prijenos podataka od uređaja do uređaja zahtjeva krajnje komplicirana rješenja koja će trošiti minimalnu energiju, imati nisku razinu generiranja šuma i biti jako jeftina.

LVDS standard je prvi put predstavljen 1994. godine. Uočeno je da tržište zahtjeva povećavanje frekvencijskog pojasa dok se također teži za smanjenjem potrošnje energije. Ovaj standard zahtjeva veće brzine prijenosa podataka nego što mogu dati standardi za diferencijalnu komunikaciju kao što su RS-422 i RS-485. U tom trenutku je postojao «Emitter Coupled Logic» (ECL) standard, ali nije bio kompatibilan s postojećim standardima jer koristi negativnu logiku i druge logičke naponske razine. Također ima i najveću disipaciju snage po čipu. Takve su ga stvari spriječile u širokoj primjeni.

LVDS je način prijenosa podataka koji koristi dvije diferencijalne linije. Dok to loše zvuči, dvije linije imaju svoje prednosti. Imati dvije linije za prijenos jednog signala je trošak, ali je dobitak visoka tolerancija šuma. Razlika među stanjima signala se može smanjiti na svega nekoliko 100mV, iz razloga što je omjer signal – šum (S/N) puno veći. Male razlike među stanjima signala (signal swing) imaju za posljedicu puno brži prijenos podataka (data rate), puno veće brzine, iz razloga što treba puno kraće vrijeme da se promjeni stanje.

2. Princip rada LVDS tehnologije



Slika 1. Pojednostavljeni prikaz spajanja LVDS drivera i prijemnika (receivera)

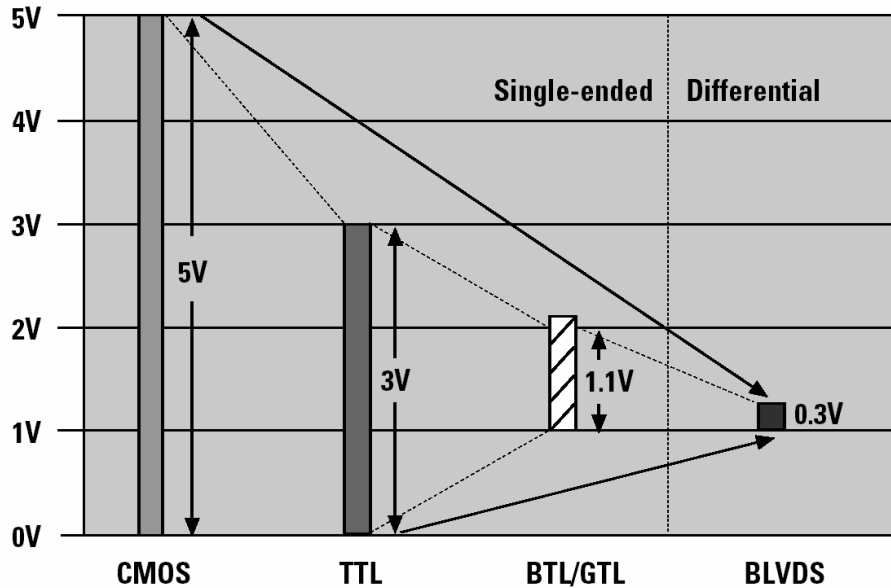
Izlaz LVDS-a se sastoji od strujnog izvora (tipično 3.5 mA) koji pogoni diferencijalni par vodova. Tipični prijemnik ima visoku DC ulaznu impedanciju, tako da driver tjera struju kroz otpornik koji služi za zaključenje impedancije, i tako stvara pad napona od tipično 350 mV na ulazu u prijemnik. Kad driver promjeni stanje, struja teče u suprotnom smjeru i time se mijenja polaritet napona na otporniku, odnosno razlikujemo stanja logičke '0' i '1'.

2.1. Zašto male promjene diferencijalnih signala?

Metoda diferencijalnog prijenosa koju koristi LVDS je otpornija na šum od tehnologija koje za prijenos koriste jednu liniju. Diferencijalni prijenos koristi dvije žice s suprotnim naponima (i strujama). Prednost takvog pristupa je u tome što se šum iz okoline jednako prenese na obje žice, te ga prijemnik lako eliminira budući da on gleda razliku signala. Diferencijski signal generira manje šuma od nediferencijskog signala, što je također dobro. Ali driveri koji pogone linije strujom proizvode spikeove (kratki, veliki skokovi u amplitudi) koji su posljedica preklapanja signala, te na taj način unose dodatni šum u sustav.

Da bi razina šuma bila što niža u tehnologijama kao što su LVDS, one koriste naponske razine koje su vrlo niske tako da je preklapanje (prelazak) signala iz jednog u drugo stanje, malo. Ovo je jako bitna prednost, iz razloga što je nemoguće povećati brzinu prijenosa podataka i smanjiti potrošnju energije bez smanjenja naponskih razina. Male naponske razlike znače da se logičko stanje može puno brže promijeniti, što znači postizanje većih brzina. Budući da driver radi kao strujni izvor, potrošnja energije je niska i

gotovo ravna u cijenom frekvencijskom području. Spikeovi koje proizvodi driver su jako mali, a potrošnja energije ovisi o teretu i vrlo je mala ($3.5\text{mA} \times 350\text{mV} = 1.2\text{mW}$).



Slika 2. usporedbe naponskih razina preklanja u različitim tehnologijama

2.2. Usporedba tehnologija koje koriste diferencijalni način rada

Tablica 1.

Parameter	RS-422	PECL	LVDS
Differential driver output voltage	± 2 to $\pm 5\text{V}$	± 600 to 1000 mV	± 250 - 450 mV
Receiver input threshold	± 200 mV	± 200 to 300 mV	± 100 mV
Data rate	<30 Mbps	>400 Mbps	>400 Mbps

Parameter	RS-422	PECL	LVDS*
Supply current quad driver (no load, static)	60 mA (max)	32 to 65 mA (max)	8.0 mA
Supply current quad receiver (no load, static)	23 mA (max)	40 mA (max)	15 mA (max)
Propagation delay of driver	11 ns (max)	4.5 ns (max)	1.7 ns (max)
Propagation delay of receiver	30 ns (max)	7.0 ns (max)	2.7 ns (max)
Pulse skew (driver or receiver)	N/A	500 ps (max)	400 ps (max)

*LVDS devices noted are DS90LV047A/048A

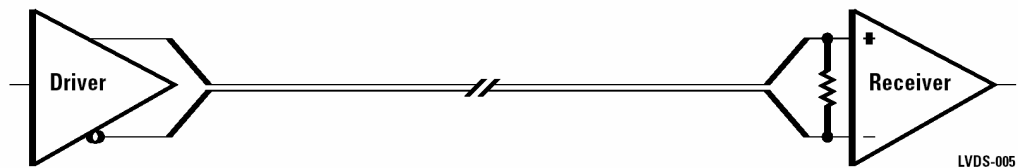
Tablica 1. uspoređuje osnovne LVDS naponske (strujne) razine s onima od PECL i vidimo da je LVDS diferencijalni napon duplo manji od PECL diferencijalnog napona. A u usporedbi s RS-422 (TTL/CMOS naponske razine) on iznosi svega 1/10. Sljedeća bitna karakteristika LVDSa je što naponska karakteristika drivera i prijemnika (receivera) ne ovisi o posebnom napajanju. U usporedbi s ECL ili PECL koje imaju veliku ovisnost

o napajanju, LVDS uređaji se mogu napajati s nižim napajanjima kao što su 3.3V ili 2.5V, dok im diferencijalni napon ostaje nepromjenjen.

2.3. Jednostavno zaključenje impedancije

Medij, koji se koristi za komunikaciju, mora biti zaključen karakterističnom impedancijom da se zatvori strujni krug i definira brzina prijenosa podataka. Taj zahtjev je isti, bilo da se kao prijenosni medij koristi kabel, PCB ili nešto slično. Ako medij nije pravilno zaključen, signal koji se reflektira, interferira s sljedećim signalom, što nije poželjno. Pravilno zaključenje također smanjuje neželjeno EM zračenje i omogućava optimalnu kvalitetu signala. Na slikama 3. i 4. je prikazano zaključenje impedancije. Na slici 4. je zaključenje izvedeno u samom prijemniku.

Da se sprječi refleksija, LVDS zahtjeva da se otpornik za zaključenje stavi među dvije diferencijalne linije kabela ili PCBa. Otpornik se preporuča staviti što je bliže moguće ulazu u prijemnik. Tipična vrijednost zrcalnih impedancija medija je 100 ohma.

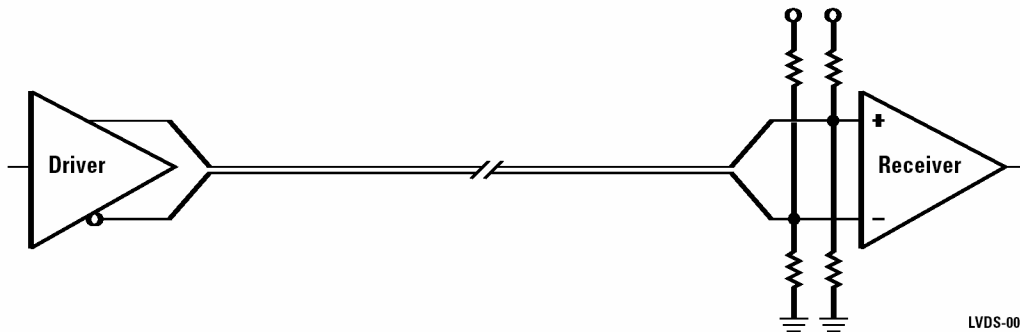


Slika3. Zaključenje LVDS



slika 4. Interno zaključenje LVDS

Vrlo jednostavan način zaključenja LVDS čini ga pogodnim za primjenu u mnogim aplikacijama. ECL i PECL zahtjevaju složenija zaključenja. Za korištenje PECLa mora biti zadovoljeno nekoliko uvjeta. Prijemnik mora biti smješten na naponsku razinu od 1V oko V_{ee}. Linije za prijenos podataka moraju biti zaključene zrcalnom impedancijom, i mora postojati otporni put za istosmjernu struju koja teče iz drivera. Primjer na slici 5. prikazuje implementaciju s Theveninovom mrežom.



Slika 5. Zaključenje PECL

2.4. Maksimalna brzina preklapanja

Kolika je maksimalna brzina reklapanja LVDS sučelja je složeno pitanje, a odgovor ovisi o nekoliko činjenica. Te činjenice su: izvedbe drivera i prijemnika, širina frekvenijskog pojasa, medij za prijenos podataka, zahtjevi za kvalitetom signala. Otkad su izlazi drivera postali jako brzi, ograničenja brzine su određena:

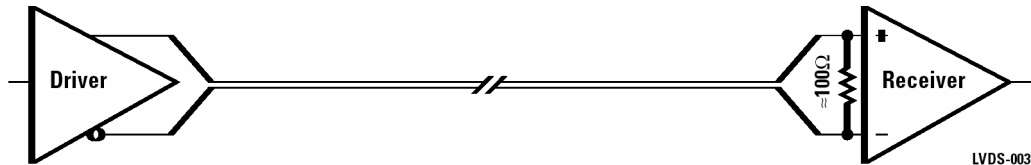
- Kako brzo se TTL podatak može prenositi do drivera
- Širini frekvenijskog pojasa koji kabel može prenijeti- ovisnost o vrsti kabela i dužini

Npr, čimbenik koji određuje brzinu DS90LV047A LVDS drivera je brzina prijenosa TTL podatka prema driveru.

2.5. Ušteda energije

LVDS tehnologija štedi energiju na nekoliko važnih načina. Disipacija snage LVDS drivera po teretu (100 ohmsko zaključenje) je tipično 1.2mW. U usporedbi s RS-422 driverom koji pogoni liniju s 3V na 100 ohma, dobivamo disipaciju od 90mW, što je 75 puta više od LVDSa. LVDS uređaji implementirani u CMOS tehnologiji, osiguravaju nisku statičku disipaciju. U odnosu na ECL/PECL drivere (ili receivere) za napajanje troše, u grubo, 1/10 struje. S strane disipirane snage u teretu i statičke struje, LVDS strujnim načinom rada također smanjuje potrošnju. Struja je gotovo neovisna o frekvenciji. U rasponu od 10MHz do 100MHz, ovisnost dinamičke struje o frekvenciji se ne mijenja. DS90C031/2 (to je transceiver = driver + receiver) troši manje od 50mA struje na 100MHz. Usporedivši to s TTL/CMOS transceiverima, njima dinamička struja eksponencijalno raste s frekvencijom.

2.6. Konfiguracije LVDS tehnologija

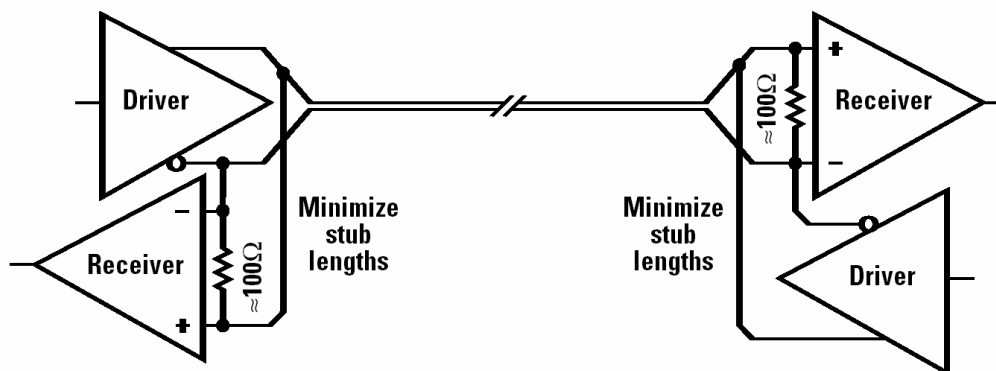


slika 6. Point to point konfiguracija

LVDS driveri i prijemnici se obično koriste u point-to-point konfiguracijama, slika 6. Point-to-point veze osiguravaju najbolju kvalitetu signala iz razloga što koriste unaprijed definiran, samo za to svrhu namjenjen, komunikacijski put. Na takav način, LVDS je u mogućnosti prenijeti signale velikim brzinama i na veće udaljenosti, trošeći jako malo energije i generirajući nisku razinu šuma. Iako je ovo najčešća, i ostale konfiguracije su moguće.

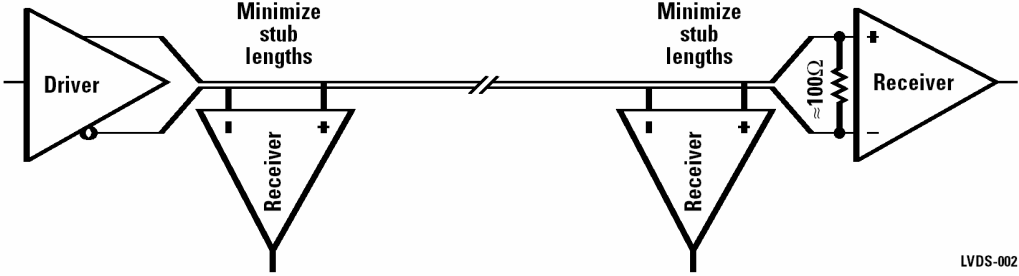
Kad je arhitekt sustava zainteresiran za smanjenjem broja internih veza, LVDS je tehnologija koju također treba razmotriti. Može se koristiti za bi-direkcionalnu komunikaciju i sabirničke aplikacije.

Konfiguracija prikazana na slici 7. je bi-direkcionalna komunikacija preko jedne parice. U određenom trenutku se podatak može prenositi samo u jednom smjeru. Postoji zahtjev za zaključenjima na oba kraja komunikacijskog kanala. Osjetljivost na šum je veća, te je takva konfiguracija moguća jedino u sustavima gdje je niska razina šuma, a udaljenost na kojoj se vrši komunikacija bi trebala biti manja od 10m.



slika 7. Bi-direkcionalna half-duplex konfiguracija

Multidrop konfiguracija (slika 8.) povezuje više prijemnika s driverom. To je korisno u aplikacijama za distribuciju podataka. Moguće ju je koristiti na udaljenostima kraćim od 20mm.



LVDS-002

slika 8. Multidrop konfiguracija

3. LVDS standard

LVDS je standardiziran TIA/EIA (Telecommunications Industry Association/Electronic Industries Association) ANSI/TIA/EIA-644-A (LVDS) standardom.

ANSI/TIA/EIA standard određuje izlazne karakteristike drivera i ulazne karakteristike prijemnika. Standard ne uključuje funkcijske specifikacije, protokole, ili karakteristike medija koji se koristi za komunikaciju. Standard određuje samo električke osobine, stoga je on ovisan o načinu primjene. Svrha ANSI/TIA/EIA-644-A je da bude polazište drugim standardima koji će opisivati cijele sustave (protokole, konektore..). To omogućuje ovom standardu da bude primjenjen u mnogim aplikacijama.

Tablica 2. ANSI/TIA/EIA-644-A (LVDS) standard

Parameter	Description	Min.	Max.	Units
V_{OD}	Differential output voltage	247	454	mV
V_{OS}	Offset voltage	1.125	1.375	V
V_{OD}	Change to V_{OD}		50	mV
V_{OS}	Change to V_{OS}		50	mV
I_{SA}, I_{SB}	Short circuit current		24	mA
t_r/t_f	Output rise/fall times (200 Mbps)	0.26	1.5	ns
	Output rise/fall times (<200 Mbps)	0.26	30% of t_{ui} †	ns
I_{IN}	Input current		20	μ A
V_{TH}	Receive threshold voltage		+100	mV
V_{IN}	Input voltage range	0	2.4	V

† t_{ui} is unit interval (i.e. bit width).

Note: Actual datasheet specifications may be significantly better.

ANSI/TIA/EIA standard preporuča najveće brzine prijenosa podataka od 655Mbps, a teoretski omogućava brzinu od 1.923Gbps koja se može postići na određenom mediju. Iz toga se da zaključiti da standard (dakle brzine prijenosa podataka), uvelike ovisi o zahtjevanoj kvaliteti signala i duljini i vrsti medija koji se koristi za komunikaciju.

Standard opisuje minimalne zahtjeve medija, “failsafe” sustav prijemnika (kad nije definirano stanje na ulazu), i slična konfiguracijska pitanja.

Postoji još jedan standard od strane IEEE. Scalable Coherent Interface (SCI) standard opisuje diferencijalno ECL sučelje koje osigurava velike brzine prijenosa podataka, ali se ne bavi pitanjima disipacije ili integracije.

SCI-LVDS standard je kasnije definiran kao dio SCI i opisan je u IEEE 1596.3 standardu. Razlikuje se od SCI po tome što koristi niže naponsko napajanje (low voltage). SCI-LVDS standard opisuje naponske razine signala (električke specifikacije) kao i ANSI/TIA/EIA-644-A standard. Opisuje i način dekodiranja paketa informacija koji se prenosi SCI standardom.

Svrha ovako sveobuhvatnih standarda, koji ne definiraju konkretno tehnologiju, medij, ili napajanje, je u tome što se LVDS može primjeniti u CMOS, GaAs ili bilo kojoj drugoj tehnologiji. Napajanje može biti od 5V (TTL standard), 3.3V (LV- low voltage), pa sve do napajanja od 3V. Komunikacija može biti ostvarena na PCBu ili pomoću raznih kabela koji se koriste u industriji.

4. LVDS integrirani krugovi (IC)

Najčešće susrećemo integrirane krugove sljedećih funkcija.

4.1. Driveri/receiveri

Obično koriste za konverziju signala s LVCMOS na format pogodan za prijenos preko kabela (npr. LVDS).

4.2. SerDes

“Serializer/deserializer”- Serijski/neserijski parovi, koji se koriste za multipleksiranje više sporih CMOS linija preko jedne brze (veliki data rate). SerDes obično služe za smanjenje broja konektora ili vodova. Ugrađuju se u velike i složene IC u svrhu smanjenja ulazno-izlaznih (IO) pinova IC kućišta.

4.3. Preklopke (Switches)

Način rada preklapanjem ima bolja svojstva od bus arhitekture kada radimo s velikim brzinama prijenosa podataka, ali zato preklopke trebaju zadovoljiti zahtjevu za velikom brzinom preklapanja.

4.4. Bus LVDS (BLVDS)

Bus LVDS, koji se ponekad naziva BLVDS, je nova obitelj krugova s sabirničkim sučeljem, temeljena na LVDS tehnologiji. Od LVDS standarda se razlikuje po tome što osigurava veće struje drivera koje se zahtjevaju u ‘multipoint’ aplikacijama koje moraju imati dvostruko zaključenje impedancije. Bus LVDS rješavaju mnoge probleme koji se javljaju na području dizajna sabirnica velikih brzina.

1. Eliminiraju potrebu za aktivnim zaključenjem uređaja
2. Koriste zajedničko napajanje
3. Primjenjuju jednostavno izvediva zaključenja impedancija
4. Generiraju nisku razinu šuma
5. Pogone multi-point sabirnice s velikim teretima brzinama većim od 100Mbps

Bus LVDS proizvodi osiguravaju dizajnerima s novim alternativama rješavanje problema brzih multi-point sabirničkih sučelja. Bus LVDS ima široku primjenu na području telekomunikacija.

5. Primjena LVDS tehnologije

Velika brzina i niska potrošnja, šum i cijena, su bitne stvari koje LVDS čine tehnologijom koja se koristi u širokom rasponu aplikacija. Neki primjeri su dani u tablici 3.

Tablica 3. Primjene LVDS tehnologije

PC/computing	Telecom/datacom	Consumer/commercial
Flat-panel displays	Switches	Home/commercial video links
Monitor link	Add/drop multiplexers	Set top boxes
SCI processor interconnect	Hubs	In-flight entertainment
Printer engine links	Routers	Game displays/control
Digital Copiers	Access systems	
System clustering	Broadband concentrators	
Multimedia peripheral links	Base stations	

6. Zaključak

Iz priloženog vidimo da je LVDS tehnologija koja obećava. Sigurno je da je zauzela svoje mjesto u komunikacijskim sustavima, ali isto tako je napravila veliki zaokret u razvoju drugih komunikacijskih tehnologija. Njezine glavne prednosti, postići što veću brzinu prijenosa podataka uz minimalnu potrošnju, su postigle da se ova tehnologija sasvim nametne u telekomunikacijskim sustavima, računalima i sl. iz jednostavnog razloga što danas korisnici više ne žele samo pričati, žele se i gledati. Sjetimo se kako su prije nekoliko godina bili rijetki koji su imali mobitele. SMS je tada bio za mnoge san, a danas ljudi sve više koriste MMS. Jako je povećana potreba za prijenosom sve veće količine podataka. Zahtjevi su također da uređaji rade u stvarnom vremenu. I s vremenom će se sigurno povećavati brzina prijenosa podataka, kvaliteta signala, udaljenosti na kojima će se prenositi signali, otpornost na smetnje će biti veća. Ali s postojećim tehnologijama će to ići na štetu cijene, kao bitnog parametra.

Kako danas postoje tehnologije kao što su RS-422 ili PECL, koje također koriste diferencijalni način prijenosa podataka, teško je vjerovati da neće doći nove tehnologije koje će potisnuti LVDS. Ali bitno je nagasiti da je danas LVDS tehnologija koja daje optimalan izbor spram cijene, kvalitete signala i brzine prijenosa podataka.

7. Literatura

<http://lvds.national.com>